

性能双引脚同步整流芯片

产品概

DK5V100R10ST1 一 单 同
， 只 A, K两个 ， 分别
基二 PN 。 内 了100V

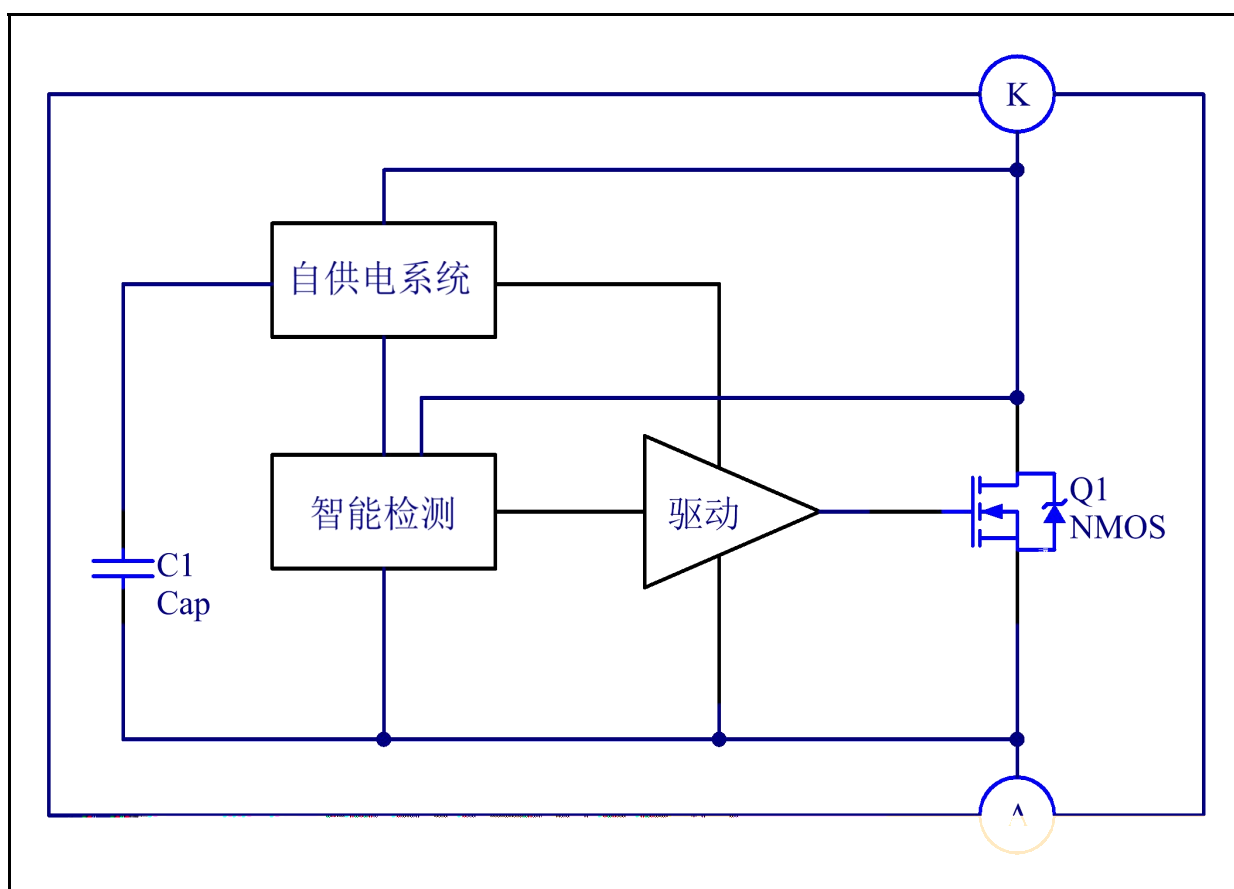
典型功率

产品型号	入 压	典型功

备注:

典型功率在密 环境 45°C环境下测试, DK5V100R10ST1 系统 出 定电流建议不超 5A.

电路结构方框图



极 参数

参	号	值	典型值	大值	单 位
NMOS 压	$V_{(BR)DSS}$	100			V
NMOS 大	I_{DSCDC}			65	A
NMOS 大 值	I_{DSPDC}			100	A
TO220 功	P_{DMAX}		33		W
(到 境)	R_{JA}		62.5		°C/W
(到 壳)	R_{JC}		3.8		°C/W
储存 围	T_{STG}	-55		155	°C
作 围	T_J	-40		150	°C
			260/5S		°C

电特性参数 ($T_A = 25^\circ\text{C}$ 有其他说明)

参	号	件	值	典型值	大值	单 位
压						
启动 压	V_{CC_ON}		7.0	7.2	7.4	V
压保 值	V_{CC_OFF}		3.1	3.3	3.5	V
压保 值	V_{OVP}		9.8	10	10.2	V
制						
NMOS 压	V_{ON}	K 为参 压	-217	-220	-223	mV
NMOS	T_{DON}				150	ns
NMOS 关	T_{DOFF}				50	ns
NMOS 大	T_{ON_MAX}			20	25	μs
NMOS	T_{ON_MIN}		170	200	225	ns
NMOS 关	T_{OFF_MIN}		400	500	590	ns
区	T_D			400		ns
大 作	F_S_MAX				150	KHz
NMOS	R_{DS_ON}				10	m

备 注：
 1. 书中 压均以 A 为参 ；
 2. 同 会依 K 动 动 区 ；

功能描

DK5V100R10ST1 一 单 两个 同 ， 任何外围，可以大 低传
基二 ， 。

启动

内 储 和 供 ，可以 和 NMOS 动 ， 外 。 K
压 于 A ， 供 ， 内 VCC 充 ， VCC 压 上升。在 VCC 压低于启
动 压 VCC_ON ， 内 NMOS 关 ， VCC 压大于 VCC_ON ， 内 制 始 作，
启动完 。 VCC 压 低到 压保 值 VCC_OFF 以下 ， 启。

控制

到 A、K 向 压大于 压 VON ， 则 NMOS ； K
压变化，依 K 压变化，判 作 。在 CCM ， 出 前周 NMOS
TON， NMOS 到 TON，关 NMOS ， 到 功 MOS
减 到 0 ， 则关 功 MOS 。

吸收电路

在启动、出 、入 压 ，CCM 在二 体产 压，为 内 NMOS
压击 ，可以在 A 和 K 之 入 RC 吸 ，以减 K 压。

导 内

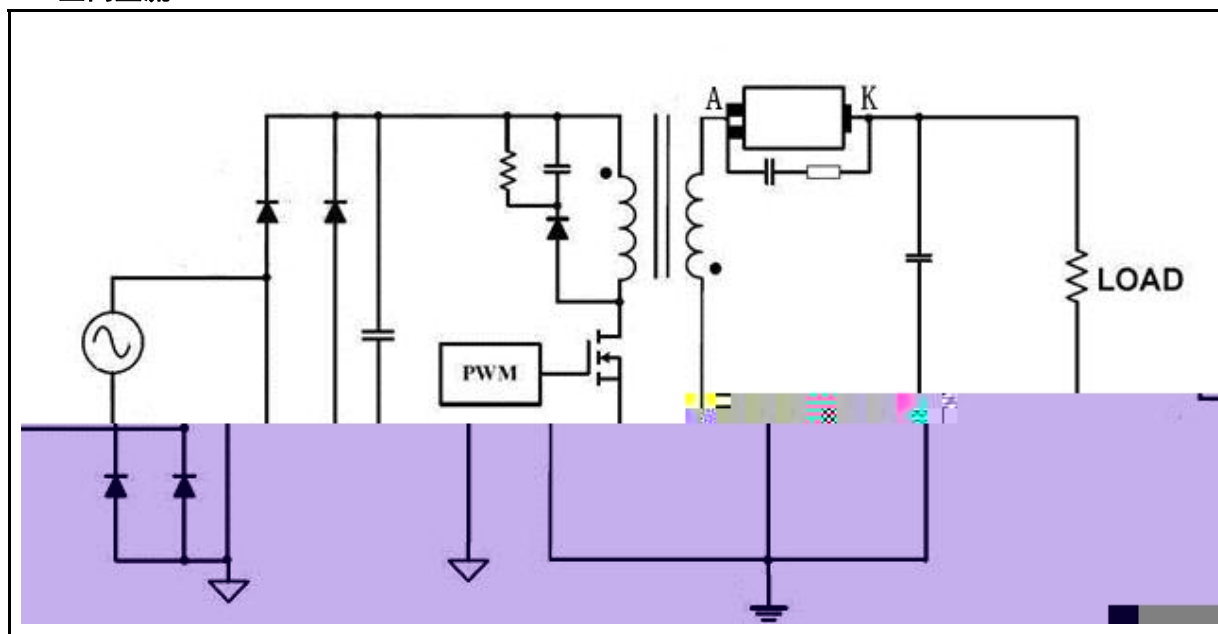
于 NMOS 存在 。在 作 中， 升 ，内 值会增大， 会 低。
可 增加 ， 低 IC 作 。

注意事

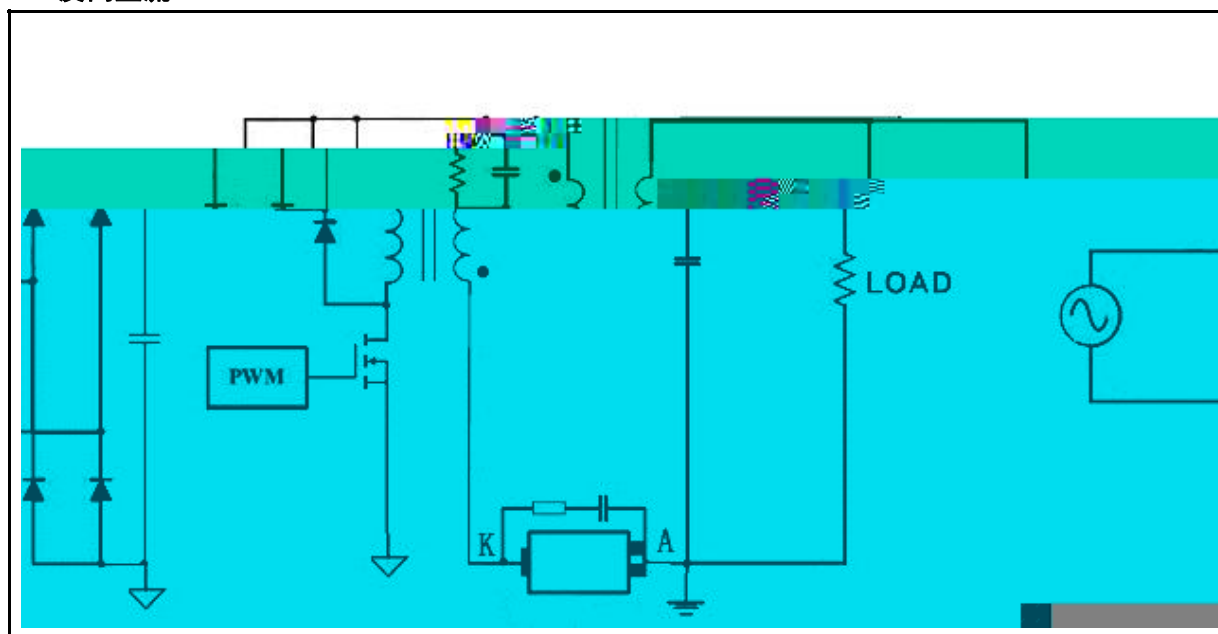
- 中 同 压， 保同 作 压低于同 NMOS
压；
- 中 同 ， 估产品 作 境 下 否 作 。

典型应用线路图

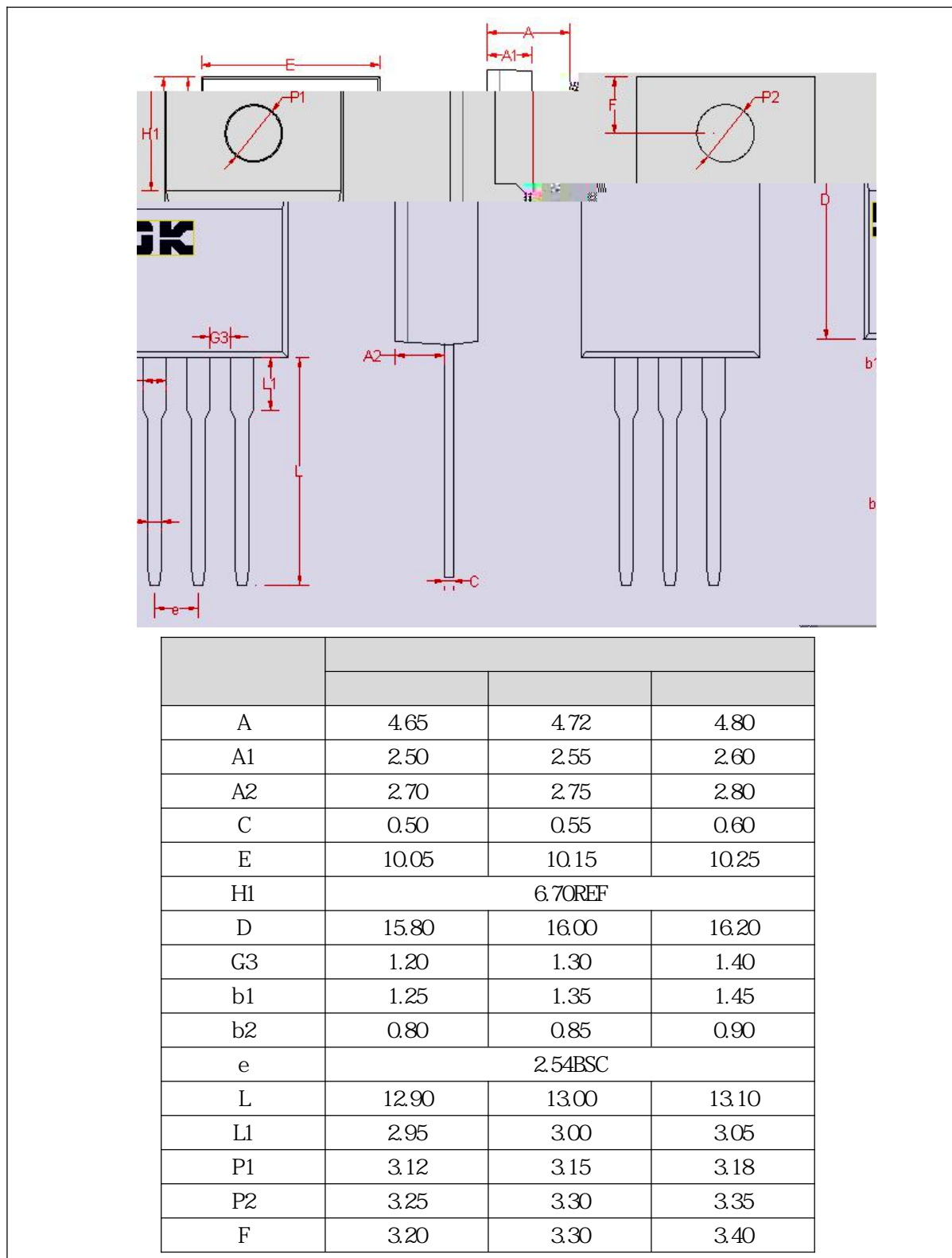
正向整流

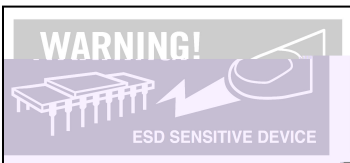


反向整流



封装外形及尺寸图



 <p>WARNING! ESD SENSITIVE DEVICE</p>	<p>： 产品为 元件， ! ESD 围可以 从 下 大到 备 。 可 受到 ， 因 可 元件参 不 公 。</p>
---	--

- 使 公司 产品， 在使 前仔 。
- 安 东 半 体 公司保 利， 不另 。
- 安 东 半 体 公司 任何 其产品 于 为不 任何 任。
- 安 东 半 体 公司 为 于 产品 供使 和 义务。
- 安 东 半 体 公司不会 其专利 以及任何其他 关 可 利。
- 任何半 体产品 件下 一 失 发 可， 买 任在使 安 东 半 体 公司
产品 制 安全 准 取安全 ， 以 免 在失 可 人 伤 产
失 况 发 ！
- 产品 升 境， 公司 为 供 优 产品